

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08288286 A**(43) Date of publication of application: **01.11.96**

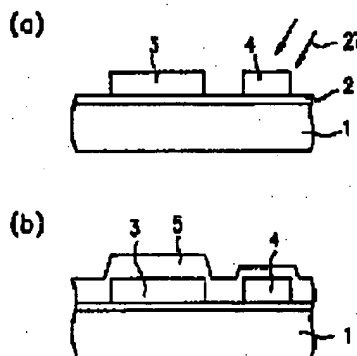
(51) Int. Cl. **H01L 21/316**
C23C 16/04
C23C 16/40
C23C 16/42
C23C 16/50
H01L 29/786
H01L 21/336

(21) Application number: **07093901**(71) Applicant: **SHARP CORP**(22) Date of filing: **19.04.95**(72) Inventor: **IZAWA HIDEO****(54) SILICON OXIDE FILM FORMING METHOD****(57) Abstract:**

PURPOSE: To easily form a silicon oxide film having partially different film thickness only by a film forming process.

CONSTITUTION: When forming a silicon oxide film on a substrate by a plasma CVD method using organic silane gas and oxidizing gas, the film formation is performed by partially changing the temperature of substrate surface. This partial temperature change on the substrate surface can be achieved by heating on irradiating a part 4 of the substrate surface with a laser beam 27 or a strong light beam or energy beam. Also, if a conductive pattern 4 is formed on the substrate 1, then the temperature of the substrate surface may be partially heated by applying a current or providing a closed loop circuit pattern for a conductive pattern 4 and then applying an induced current thereby partially heating the temperature on the substrate surface.

COPYRIGHT: (C)1996,JPO



書誌

(19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平8-288286
(43)【公開日】平成8年(1996)11月1日
(54)【発明の名称】シリコン酸化膜の成膜方法
(51)【国際特許分類第6版】

H01L 21/316
C23C 16/04
16/40
16/42
16/50
H01L 29/786
21/336

【FI】

H01L 21/316 X
C23C 16/04
16/40
16/42
16/50
H01L 29/78 627 F

【審査請求】未請求

【請求項の数】6

【出願形態】OL

【全頁数】6

(21)【出願番号】特願平7-93901

(22)【出願日】平成7年(1995)4月19日

(71)【出願人】

【識別番号】000005049

【氏名又は名称】シャープ株式会社

【住所又は居所】大阪府大阪市阿倍野区長池町22番22号

(72)【発明者】

【氏名】井澤 秀雄

【住所又は居所】大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

(74)【代理人】

【弁理士】

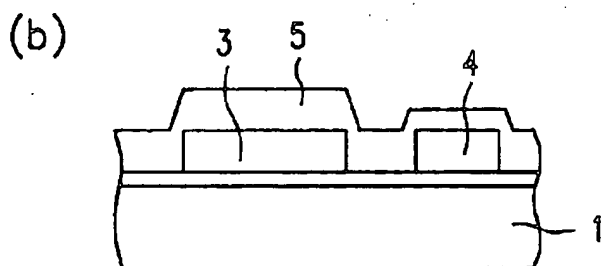
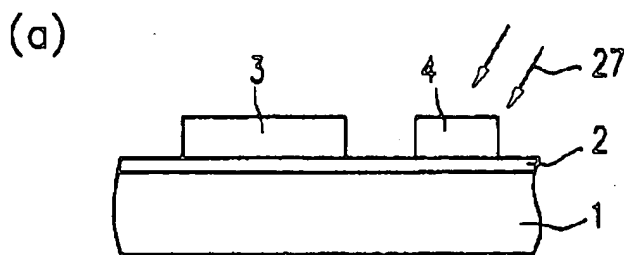
【氏名又は名称】山本 秀策

要約

(57)【要約】

【目的】部分的に膜厚の異なるシリコン酸化膜を成膜工程だけで簡単に形成する。

【構成】有機シランガスと酸化性ガスとを用いたプラズマCVD法によりシリコン酸化膜を基板上に成膜する際、基板表面の温度を部分的に変化させて成膜を行う。その基板表面の部分的な温度変化は、基板表面の一部4にレーザ光線を照射して加熱したり、強光またはエネルギービームを照射して加熱することによりなされる。また、基板1上に導電性パターン4が形成されている場合には、電流を流したり、導電性パターン4を閉ループ回路パターンにして誘導電流を流すことにより、基板表面の温度を部分的に加熱してもよい。



請求の範囲

【特許請求の範囲】

【請求項1】基板上にシリコン酸化膜を成膜する方法であって、該基板の表面温度を部分的に変化させた状態で、有機シランガスと酸化性ガスとを用いたプラズマCVD法によりシリコン酸化膜の成膜を行うシリコン酸化膜の成膜方法。

【請求項2】前記基板の表面の一部にレーザー光線を照射して加熱することにより、基板表面の温度を部分的に変化させる請求項1に記載のシリコン酸化膜の成膜方法。

【請求項3】前記基板の表面の一部に強光またはエネルギービームを照射して加熱することにより、基板表面の温度を部分的に変化させる請求項1に記載のシリコン酸化膜の成膜方法。

【請求項4】前記基板が表面上に導電性パターンを備える場合、該導電性パターンに電流を流すことにより、基板表面の温度を部分的に変化させる請求項1に記載のシリコン酸化膜の成膜方法。

【請求項5】前記導電性パターンが閉ループ回路パターンである場合、該閉ループ回路パターンに誘導電流を流すことにより、基板表面の温度を部分的に変化させる請求項4に記載のシリコン酸化膜の成膜方法。

【請求項6】前記有機シランガスとして、テトラエチルオルソシリケート、ジエチルシラン、トリエトキシシラン、テトラエチルシクロテトラシロキサンおよびテトラメチルシクロテトラシロキサンのうちから選択される1種または2種以上を用いる請求項1乃至5のいずれか一つに記載のシリコン酸化膜の成膜方法。

詳細な説明

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、シリコン酸化膜の成膜方法に関し、特に薄膜トランジスタ(以下、TFTと称する)やアクティブマトリクス基板等に用いられるシリコン酸化膜の成膜方法に関する。

【0002】

【従来の技術】従来、TFT等を備えた半導体装置の製造において、絶縁膜として低温(400℃以下)で被覆性の良いシリコン酸化膜を成膜する場合、有機シランガスと酸化性ガスとを用いたプラズマCVD法(Chemical Vapor Deposition)法により成膜するのが好ましいことが知られている(Plasma TEOS Process for Interlayer Dielectric Applications: Solid State Technology, pp. 119-122(1988)/Characteristics of Plasma-Enhanced-Chemical-Vapor-Deposition Tetraethylorthosilicate Oxide and Thin-Film-Transistor Application: Japan J. Appl. Phys. s., Vol. 31, pp. 4570-4573(1992))。

【0003】ところで、モノリシックアクティブマトリクス基板に代表されるような半導体装置においては、1枚の基板上に数種類以上のデバイスを作製するため、部分的に膜厚の異なるシリコン酸化膜が必要な場合がある。例えば、高耐圧の必要な絶縁ゲート型TFTのゲート絶縁膜と、低耐圧で高容量キャパシタの絶縁膜とを同時に作製する場合などが考えられる。

図7は、従来技術によるシリコン酸化膜の形成工程の一例である。図7(a)に示すように、ガラス基板1上にベースコート膜2が形成され、その上にポリシリコンによる凸状パターン3および4が形成されている。パターン3上には膜厚の厚いシリコン酸化膜を形成し、パターン4上には膜厚の薄いシリコン酸化膜を形成する。まず、図7(b)に示すように、全面に均一な厚みのシリコン酸化膜5を成膜する。次に、図7(c)に示すように、フォトリソグラフィ等により膜厚を薄くしないところだけをレジスト6で被覆する。これをエッチングすることによりパターン4上の膜厚を減少させて、図7(d)に示すような、パタ

ーン3上に膜厚の厚いシリコン酸化膜が形成され、パターン4上に膜厚の薄いシリコン酸化膜が形成される。

【0004】このように部分的に膜厚の異なるシリコン酸化膜を従来の方法により形成する場合、他の方法を用いても、成膜工程、パターニング工程、エッチング工程等を組み合わせて用いる必要があり、製造工程が複雑になる。また、部分的に膜厚の異なるシリコン酸化膜を形成して基板の平坦化を行う場合も、ほぼ同様の技術により行うことができるが、同様の問題が生じる。さらに、成膜速度の下地依存性を利用して部分的に膜厚の異なるシリコン酸化膜を成膜する方法も提案されているが、レジストマスクの作製工程、プラズマ処理工程、下地膜の成膜工程などが必要であり、この場合も製造工程が複雑になる(特開平6-49643号公報)。

【0005】

【発明が解決しようとする課題】上述のように、部分的に膜厚の異なるシリコン酸化膜が必要な場合には、全面成膜工程、パターニング工程、エッチング工程等を繰り返して行う必要があり、工程が非常に長く複雑になるという問題があった。

【0006】本発明は上記従来技術の問題点を解決すべくなされたものであり、部分的に膜厚の異なるシリコン酸化膜を成膜工程だけで簡単に形成できるシリコン酸化膜の成膜方法を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明のシリコン酸化膜の成膜方法は、基板上にシリコン酸化膜を成膜する方法であって、該基板の表面温度を部分的に変化させた状態で、有機シランガスと酸化性ガスとを用いたプラズマCVD法によりシリコン酸化膜の成膜を行い、そのことにより上記目的が達成される。

【0008】本発明のシリコン酸化膜の成膜方法において、前記基板の表面の一部にレーザ光線を照射して加熱することにより、基板表面の温度を部分的に変化させるようにしてもよい。

【0009】本発明のシリコン酸化膜の成膜方法において、前記基板の表面の一部に強光またはエネルギービームを照射して加熱することにより、基板表面の温度を部分的に変化させるようにしてもよい。

【0010】本発明のシリコン酸化膜の成膜方法において、前記基板が表面上に導電性パターンを備える場合、該導電性パターンに電流を流すことにより、基板表面の温度を部分的に変化させるようにしてもよい。

【0011】本発明のシリコン酸化膜の成膜方法において、前記導電性パターンが閉ループ回路パターンである場合、該閉ループ回路パターンに誘導電流を流すことにより、基板表面の温度を部分的に変化させるようにしてもよい。

【0012】本発明のシリコン酸化膜の成膜方法において、前記有機シランガスとして、テトラエチルオルソシリケート、ジエチルシラン、トリエトキシシラン、テトラエチルシクロテトラシロキサンおよびテトラメチルシクロテトラシロキサンのうちから選択される1種または2種以上を用いることができる。

【0013】

【作用】有機シランガスと酸化性ガスとを用いたプラズマCVD法によりシリコン酸化膜を成膜する場合、成膜速度の基板温度依存性が大きく、基板表面温度を高くすると成膜速度を減少でき、基板表面温度を低くすると成膜速度を増加できる。これは、有機シランガスの反応生成物である酸化シリコンの前駆体の基板への吸着反応により成膜速度が支配されるためと考えられる。本発明はこのような理論に制限されるものではないが、基板温度依存性を積極的に利用して、基板表面を部分的に変化させることにより膜厚が部分的に異なったシリコン酸化膜が得られる。

【0014】例えば、基板表面の一部にレーザ光線、強光またはエネルギービーム等を照射して部分的に加熱してもよく、基板上に導電性パターンが形成されている場合には電流を流して部分的に加熱してもよい。また、この導電性パターンを閉ループ回路パターンにして誘導電流を流すことにより基板表面温度を部分的に加熱してもよい。いずれの場合にも、その部分に薄いシリコン酸化膜が成膜されるので、必要な部分に膜厚の異なるシリコン酸化膜を成膜し、あるいは基板の平坦化膜を成膜することができる。

【0015】

【実施例】以下、本発明の実施例について、図面を参照しながら説明する。

【0016】(実施例1)この実施例では、ガラス基板上に形成されたパターン上に膜厚が異なるシリコン酸化膜を成膜する場合について説明する。

【0017】図1(a)にシリコン酸化膜の成膜前の基板断面図を示す。この被成膜基板は、ガラス基板1上にベースコート膜2が成膜され、その上にポリシリコンからなる凸状パターン3および4が形成されている。この被成膜基板に対して、図1(b)に示すように、パターン3上は膜厚を厚く、パターン4上は膜厚を薄くしてシリコン酸化膜5を成膜する。

【0018】まず、図2に示すような高周波プラズマCVD装置を用い、ヒーターが内蔵された基板ホルダー11に被成膜基板16を取り付けて基板温度250℃に設定する。この時、真空槽10内は、真空排気口14から真空ポンプ(図示せず)を用いて排気する。有機シランガスとしてはテトラエチルオルソシリケート(TEOS)を、酸化性ガスとしては酸素を用い、これらのガスを混合してガス導入口13から導入し、高周波電源17に接続されたガス供給シャワープレート付きカソード電極12から真空槽10内に供給する。成膜条件は下記表1に示すような条件に設定し、パターン4が他の部分より約100℃高くなるようにレーザ出力を調整して、レーザ光源15からパターン4に対してレーザ光線27を照射しながら成膜を行った。

【0019】

【表1】

項 目	設定値
TEOS流量 (sccm)	8
酸素流量 (sccm)	100
圧力 (Torr)	0.8
RFパワー (W)	150

【0020】得られたシリコン酸化膜5は、図1(b)に示すように、パターン3上の膜厚が厚く、パターン4上の膜厚が薄いシリコン酸化膜であり、1回の成膜により部分的に膜厚の異なるシリコン酸化膜とすることができた。

【0021】上記実施例1においては、レーザ光線の照射により部分的に基板温度を変化させたが、強光やエネルギービームを照射してもよい。

【0022】上記実施例1においては、基板温度を250℃に設定し、部分的に約100℃高くなるように加熱したが、設定温度や加熱温度はこれらに限られず他の温度を用いてもよい。例えば、上記表1の条件における成膜速度の基板温度依存性は下記表2に示すようなものであり、これらの温度を組み合わせるにより異なる膜厚の組み合わせを得ることができる。

【0023】

【表2】

基板温度 (℃)	成膜速度 (nm/min)
250	42
300	30
350	22
400	16

【0024】(実施例2)この実施例では、段差のある基板を平坦化するためにシリコン酸化膜を成膜する場合について説明する。

【0025】図3にシリコン酸化膜成膜前の基板の平面図を示し、図4(a)に図3のA-A'線断面図を示す。この被成膜基板は、ガラス基板1上にベースコート膜2が成膜され、その上にAlからなる凸状パターン7が線状に形成されている。この被成膜基板に対して、図4(b)に示すように、パターン7による段差を平坦化するように、シリコン酸化膜5を成膜する。

【0026】まず、実施例1と同様に、図2に示したような高周波プラズマCVD装置の基板ホルダー11に被成膜基板16を取り付けて基板温度250℃に設定する。成膜条件は下記表1に示すような条件に設定し、レーザ光線は使用せずに、パターン7が他の部分より約100℃高くなるように、図3に示すパターン7の両端7aに電圧を加えて電流を流しながら成膜を行った。

【0027】得られたシリコン酸化膜5は、図4(b)に示すように、パターン7上の膜厚が薄く、他の部分の膜厚が厚いシリコン酸化膜であり、1回の成膜により基板を平坦化することができた。

【0028】上記実施例2においては、Alパターンが形成された基板にシリコン酸化膜を成膜したが、導電性材料であれば同様に成膜を行うことができ、ポリシリコンや金属等を用いてもよい。

【0029】(実施例3)この実施例では、段差のある基板を平坦化するためにシリコン酸化膜を成膜する場合について説明する。

【0030】図5にシリコン酸化膜の成膜前の基板の平面図を示す。図5のB-B'線断面は図4(a)と同様であり、この被成膜基板に対して、図4(b)に示すように、パターン7による段差を平坦化するように、シリコン酸化膜5を成膜する。

【0031】まず、図5に示す線状のAlパターン7を接続して、図6に示すような大きな閉ループパターン7bを形成する。このような閉ループパターン7bは、図2に示したような高周波プラズマCVD装置内で成膜を行うことにより誘導電流が流れて加熱される。このため、電源を接続して電流を流さなくても、図4(b)に示したようなパターン7上の膜厚が薄く、他の部分の膜厚が厚いシリコン酸化膜5が得られ、1回の成膜により基板を平坦化することができた。その後、必要に応じてAlパターン7をエッチング等により切断して所望の配線として用いることができる。

【0032】上記実施例3においては、Alパターンが形成された基板にシリコン酸化膜を成膜したが、導電性材料であれば同様に成膜を行うことができ、ポリシリコンや金属等を用いてもよい。

【0033】以上、本発明の実施例について説明したが、本発明はこれに限定されない。

【0034】例えば、上記実施例1～3において、有機シランガスとしてはTEOSを用いたが、分子中にシリコンを有する有機性物質であって、プラズマCVD法により基板上にシリコン酸化膜を成膜する際に用いられるものは全て用いることができる。特に、テトラエチルオルソシリケート(TEOS: $(C_2H_5O)_4Si$)、ジエチルシラン($Si(C_2H_5)_2H_2$)、トリエトキシシラン($Si(C_2H_5O)_3H$)、テトラエチルシクロテトラシロキサン($C_8H_{24}Si_4O_4$)およびテトラメチルシクロテトラシロキサン($C_4H_{16}O_4Si_4$)のうちの1種または2種以上を用いると、低温で被覆性および電気特性の良い膜が得られ、成膜速度の基板温度依存性を高くすることができるので好ましい。

【0035】上記実施例1～3において、酸化性ガスとしては酸素を用いたが、酸素、オゾン含有酸素、 N_2O 、 NO_2 等、またはこれらの混合ガスを用いてもよい。

【0036】

【発明の効果】以上の説明から明らかなように、本発明によれば、部分的に膜厚の異なるシリコン酸化膜を成膜工程のみで形成でき、製造工程を大幅に短縮することができる。また、パターン段差の平坦化も、複雑な工程を用いずに成膜工程のみで容易に達成することができる。

【0037】このような本発明のシリコン酸化膜の成膜方法は、モノリシックアクティブマトリクス基板のように1枚の基板上に数種類以上のデバイスが必要な半導体装置や基板を平坦化することが必要な半導体装置の製造に、極めて有用である。

図の説明

【図面の簡単な説明】

【図1】(a)および(b)は、実施例1のシリコン酸化膜の成膜工程を示す断面図である。

【図2】実施例1～3で用いた高周波プラズマCVD装置の概略図である。

【図3】実施例2の被成膜基板を示す平面図である。

【図4】(a)および(b)は、実施例2、実施例3のシリコン酸化膜の成膜工程を示す断面図であり、図3のA-A'線部分、図5と図6のB-B'線部分を示す。

【図5】実施例3の被成膜基板を示す平面図である。

【図6】実施例3の被成膜基板を示す平面図である。

【図7】(a)～(d)は、従来のシリコン酸化膜の成膜工程を示す断面図である。

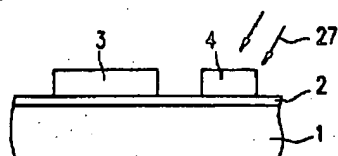
【符号の説明】

- 1 ガラス基板
- 2 ベースコート膜
- 3 厚いシリコン酸化膜が形成される凸状パターン
- 4 薄いシリコン酸化膜が形成される凸状パターン
- 5 シリコン酸化膜
- 6 レジスト
- 7 導電性の凸状パターン
- 10 真空槽
- 11 ヒーター内蔵基板ホルダー
- 12 ガス供給シャワープレート付きカソード電極
- 13 ガス導入口
- 14 真空排気口
- 15 レーザ光源
- 16 被成膜基板
- 17 高周波電源
- 27 レーザ光線

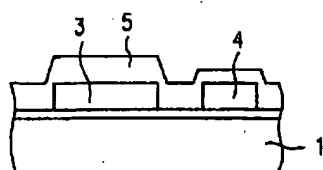
図面

【図1】

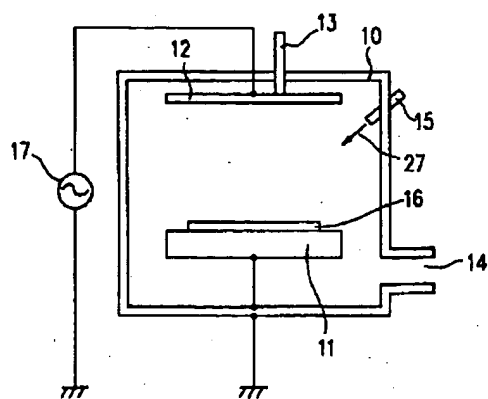
(a)



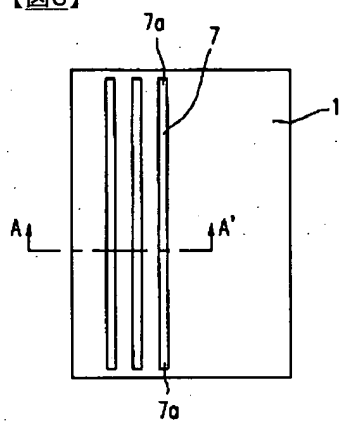
(b)



【図2】

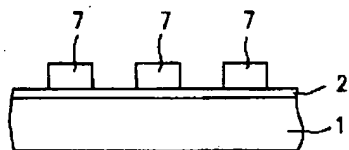


【図3】

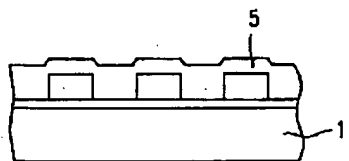


【図4】

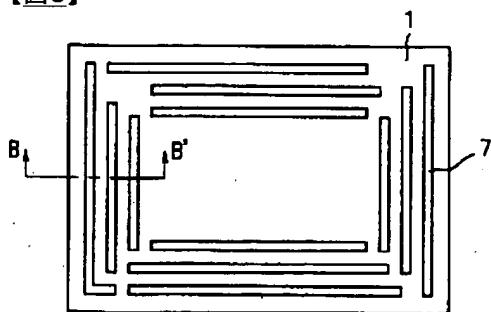
(a)



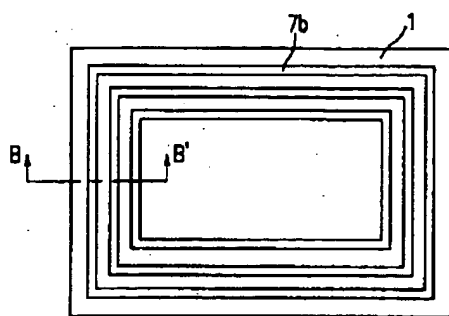
(b)



【図5】

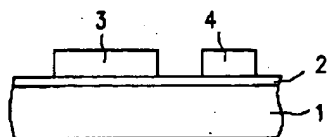


【図6】

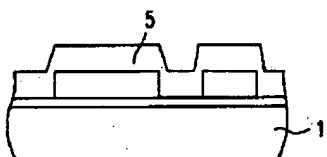


【図7】

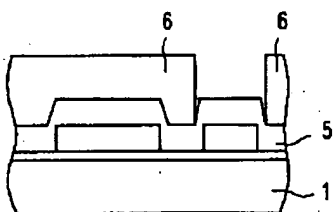
(a)



(b)



(c)



(d)

